

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-090952

(43) Date of publication of application : 16.04.1991

(51)Int.Cl. G06F 13/38  
G11C 8/04  
G11C 17/00

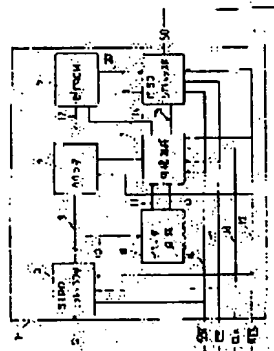
(21)Application number : 01-226525 (71)Applicant : ASahi OPTICAL CO LTD  
(22)Date of filing : 01.09.1989 (72)Inventor : NAKADA MASAHIRO

## (54) INTER-CIRCUIT DATA COMMUNICATION METHOD AND STORAGE DEVICE

(57)Abstract:

**PURPOSE:** To shorten the communication time by continuously outputting the data corresponding to a relevant address and its subsequent ones based on an address signal following a continuous address read code.

**CONSTITUTION:** A circuit 2 is incorporated to a main microcomputer 1 via plural communication lines. The circuit 2 contains a SIPO shift register 3, a counter 4, an E2PROM 5, a decoder circuit 6, a switch circuit 7 and a PISO shift register 8. The circuit 6 identifies a 1st code meaning a continuous address read mode, etc. When a 1st code is outputted to the E2PROM 5 side from the microcomputer 1, the data necessary for the microcomputer 1 are continuously read out of the desired addresses of the E2PROM 5. Then the continuous address read mode is through when the microcomputer 1 decides that the fetching of necessary data is over. Thus it is possible to shorten the time required for the data communication.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A)

平3-90952

⑬ Int. Cl.<sup>5</sup>G 06 F 13/38  
G 11 C 8/04  
17/00

識別記号

3 5 0

庁内整理番号

8840-5B  
7131-5B  
7131-5B

⑭ 公開 平成3年(1991)4月16日

審査請求 未請求 請求項の数 7 (全10頁)

⑮ 発明の名称 回路間のデータ通信方法および記憶装置

⑯ 特 願 平1-226525

⑰ 出 願 平1(1989)9月1日

⑱ 発 明 者 中 田 昌 広 東京都板橋区前野町2丁目36番9号 旭光学工業株式会社  
内

⑲ 出 願 人 旭光学工業株式会社 東京都板橋区前野町2丁目36番9号

⑳ 代 理 人 弁理士 三 浦 邦 夫

## 明 細 書

## 1. 発明の名称

回路間のデータ通信方法および記憶装置

## 2. 特許請求の範囲

(1) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送られる“連続アドレス読出コード”を識別するコード識別手段と；上記“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記記憶手段から連続して出力させるデータ出力手段と；を設け、

一方の回路に、

他方の回路から所望数のデータを取り込んだとき、上記データ出力手段によるデータ出力を停止させる出力停止手段を設けたことを特徴とする回

路間のデータ通信方法。

(2) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送られる“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記記憶手段から出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；を設けたことを特徴とする回路間のデータ通信方法。

(3) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するアドレスデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送

られる“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応する上記記憶手段内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”が送られた場合、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を設けたことを特徴とする回路間のデータ通信方法。

(4) 請求項1〜3のいずれかにおいて、一方の回路はメインマイコンであり、記憶手段はE<sup>2</sup>PROMである回路間のデータ通信方法。

(5) E<sup>2</sup>PROMと；入力ポートに入力される“連続アドレス読出コード”を識別するコード識別手段と；該“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記E<sup>2</sup>PROMから連続して出力させるデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする

記憶装置。

(6) E<sup>2</sup>PROMと；入力ポートに入力される“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記E<sup>2</sup>PROMから出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする記憶装置。

(7) E<sup>2</sup>PROMと；入力ポートに入力される“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応するE<sup>2</sup>PROM内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”を受信したとき、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を備えたことを特徴とする記憶装置。

### 3. 発明の詳細な説明

#### 「技術分野」

本発明は、通信時間を短縮し得る回路間のデータ通信方法および記憶装置に関する。

#### 「従来技術およびその問題点」

近年、カメラは自動化が進み、自動焦点(A F)装置、自動露出(A E)装置を有するものが増えている。しかし、例えばA F装置の合焦精度を上げたり、A F処理を高速で行おうとすると、CCDの故、情報量が増えて、大きなメモリ容量が必要となるため、メモリ、演算、制御の各機能をメインマイコンのみに持たせることは困難になっている。

そこでこの問題を解消するべく、メモリの一部をメインマイコンから分離させ、メインマイコンとこのメモリ間でシリアル通信を行ない、メインマイコンのみが担っていた各機能を分散させて、処理効率を高めようとする通信方法がある。この方法をとる場合メモリには、種々のデータ保存とプログラム修正を可能にしてカメラ機能の向上を

図るため、外部からのデータ書き換えができるE<sup>2</sup>PROMを使用するのが好ましい。

ところでこの通信方法では、データの読み込み時に、メインマイコン側からE<sup>2</sup>PROM側へ向けて、「読出しモード」に切り換えるためのモード指定コードと、アドレスを指定するためのアドレス信号を必ず送らなければならない。そして、データをメインマイコンが取り込むときは、このコード、アドレス信号の送信に加え、データの取り込みをその都度確認し、該確認の後、次のアドレス信号をE<sup>2</sup>PROM側に出力し、このアドレスに対応するデータを取り込まなくてはならない。

したがって、E<sup>2</sup>PROMを用いた通信方法が、処理効率の向上を目的としているにも拘わらず、メインマイコンが所望のデータを要求してから受信するまでには多くの時間がかかってしまう。特に、一度に複数のデータを、E<sup>2</sup>PROMから読み出したり、該E<sup>2</sup>PROMに書き込む場合には、通信時間が長くなったり、通信が複雑に

なる等の不具合が顕著となり、これに起因して、機々の制御に作動遅れを生じる虞れがある。

#### 「発明の目的」

本発明は、上述のような課題を解消するためになされたものであり、データ通信に要する時間を短縮し得るデータ通信方法および記憶装置を得ることを目的とする。

#### 「発明の概要」

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段と；一方の回路から送られる“連続アドレス読出コード”を識別するコード識別手段と；上記“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記記憶手段から連続して出力させるデータ出力手段とを設け、一方の回路に、他方の回路から所望数の

と；一方の回路から送られる“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応する上記記憶手段内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”が送られた場合、上記データを消去したアドレスにデータを書き込むデータ書込手段とを設けたことを特徴とする。

本発明は、E<sup>2</sup>PROMと；入力ポートに入力される“連続アドレス読出コード”を識別するコード識別手段と；該“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記E<sup>2</sup>PROMから連続して出力させるデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする。

本発明は、E<sup>2</sup>PROMと；入力ポートに入力される“任意アドレス読出コード”を識別する

データを取り込んだとき、上記データ出力手段によるデータ出力を停止させる出力停止手段を設けたことを特徴とする回路間のデータ通信方法。

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段と；一方の回路から送られる“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記記憶手段から出力させると同時に、別のアドレス信号を入力し得るデータ出力手段を設けたことを特徴とする。

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するアドレスデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段

コード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記E<sup>2</sup>PROMから出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする。

本発明は、E<sup>2</sup>PROMと；入力ポートに入力される“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応するE<sup>2</sup>PROM内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”を受信したとき、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を備えたことを特徴とする。

#### 「実施例の説明」

以下、図示実施例について本発明を説明する。

カメラには、メインマイコン1と、このマイコン1とデータ通信を行なうべきE<sup>2</sup>PROM5が

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-090952

(43)Date of publication of application : 16.04.1991

(51)Int.Cl.

G06F 13/38  
G11C 8/04  
G11C 17/00

(21)Application number : 01-226525

(71)Applicant : ASAHI OPTICAL CO LTD

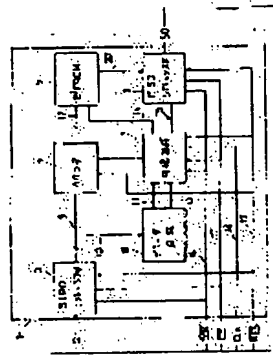
(22)Date of filing : 01.09.1989

(72)Inventor : NAKADA MASAHIRO

**(54) INTER-CIRCUIT DATA COMMUNICATION METHOD AND STORAGE DEVICE****(57)Abstract:**

**PURPOSE:** To shorten the communication time by continuously outputting the data corresponding to a relevant address and its subsequent ones based on an address signal following a continuous address read code.

**CONSTITUTION:** A circuit 2 is incorporated to a main microcomputer 1 via plural communication lines. The circuit 2 contains a SIPO shift register 3, a counter 4, an E2PROM 5, a decoder circuit 6, a switch circuit 7 and a PISO shift register 8. The circuit 6 identifies a 1st code meaning a continuous address read mode, etc. When a 1st code is outputted to the E2PROM 5 side from the microcomputer 1, the data necessary for the microcomputer 1 are continuously read out of the desired addresses of the E2PROM 5. Then the continuous address read mode is through when the microcomputer 1 decides that the fetching of necessary data is over. Thus it is possible to shorten the time required for the data communication.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

## ⑫ 公開特許公報(A) 平3-90952

⑤ Int. Cl.<sup>3</sup>G 06 F 13/38  
G 11 C 8/04  
17/00

識別記号

3 5 0

庁内整理番号

8840-5B  
7131-5B  
7131-5B

⑬ 公開 平成 3 年(1991) 4 月 16 日

審査請求 未請求 請求項の数 7 (全10頁)

⑭ 発明の名称 回路間のデータ通信方法および記憶装置

⑰ 特 願 平1-226525

⑱ 出 願 平1(1989)9月1日

⑲ 発 明 者 中 田 昌 広 東京都板橋区前野町2丁目36番9号 旭光学工業株式会社  
内

⑳ 出 願 人 旭光学工業株式会社 東京都板橋区前野町2丁目36番9号

㉑ 代 理 人 弁理士 三 浦 邦 夫

## 明 細 書

## 1. 発明の名称

回路間のデータ通信方法および記憶装置

## 2. 特許請求の範囲

(1) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送られる“連続アドレス読出コード”を識別するコード識別手段と；上記“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記記憶手段から連続して出力させるデータ出力手段と；を設け、

一方の回路に、

他方の回路から所望数のデータを取り込んだとき、上記データ出力手段によるデータ出力を停止させる出力停止手段を設けたことを特徴とする回

路間のデータ通信方法。

(2) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送られる“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記記憶手段から出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；を設けたことを特徴とする回路間のデータ通信方法。

(3) 情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するアドレスデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、

他方の回路に、

データを記憶する記憶手段と；一方の回路から送



られる“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応する上記記憶手段内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”が送られた場合、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を設けたことを特徴とする回路間のデータ通信方法。

(4) 請求項1～3のいずれかにおいて、一方の回路はメインマイコンであり、記憶手段はE<sup>2</sup>PROMである回路間のデータ通信方法。

(5) E<sup>2</sup>PROMと；入力ポートに入力される“連続アドレス読出コード”を識別するコード識別手段と；該“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記E<sup>2</sup>PROMから連続して出力させるデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする

記憶装置。

(6) E<sup>2</sup>PROMと；入力ポートに入力される“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記E<sup>2</sup>PROMから出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする記憶装置。

(7) E<sup>2</sup>PROMと；入力ポートに入力される“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応するE<sup>2</sup>PROM内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”を受信したとき、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を備えたことを特徴とする記憶装置。

### 3. 発明の詳細な説明

#### 「技術分野」

本発明は、通信時間を短縮し得る回路間のデータ通信方法および記憶装置に関する。

#### 「従来技術およびその問題点」

近年、カメラは自動化が進み、自動焦点(A F)装置、自動露出(A E)装置を有するものが増えている。しかし、例えばA F装置の合焦精度を上げたり、A F処理を高速で行おうとすると、CCDの数、情報量が増えて、大きなメモリ容量が必要となるため、メモリ、演算、制御の各機能をメインマイコンのみに持たせることは困難になっている。

そこでこの問題を解消するべく、メモリの一部をメインマイコンから分離させ、メインマイコンとこのメモリ間でシリアル通信を行ない、メインマイコンのみが担っていた各機能を分散させて、処理効率を高めようとする通信方法がある。この方法をとる場合メモリには、種々のデータ保存とプログラム修正を可能にしてカメラ機能の向上を

図るため、外部からのデータ書き換えができるE<sup>2</sup>PROMを使用するのが好ましい。

ところでこの通信方法では、データの読み込み時に、メインマイコン側からE<sup>2</sup>PROM側へ向けて、「読出しモード」に切り換えるためのモード指定コードと、アドレスを指定するためのアドレス信号を必ず送らなければならない。そして、データをメインマイコンが取り込むときは、このコード、アドレス信号の送信に加え、データの取り込みをその都度確認し、該確認の後、次のアドレス信号をE<sup>2</sup>PROM側に出力し、このアドレスに対応するデータを取り込まなくてはならない。

したがって、E<sup>2</sup>PROMを用いた通信方法が、処理効率の向上を目的としているにも拘わらず、メインマイコンが所望のデータを要求してから受信するまでには多くの時間がかかってしまう。特に、一度に複数のデータを、E<sup>2</sup>PROMから読み出したり、該E<sup>2</sup>PROMに書き込む場合には、通信時間が長くなったり、通信が複雑に

なる等の不具合が顕著となり、これに起因して、種々の制御に作動遅れを生じる虞れがある。

#### 「発明の目的」

本発明は、上述のような課題を解消するためになされたものであり、データ通信に要する時間を短縮し得るデータ通信方法および記憶装置を得ることを目的とする。

#### 「発明の概要」

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段と；一方の回路から送られる“連続アドレス読出コード”を識別するコード識別手段と；上記“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記記憶手段から連続して出力させるデータ出力手段とを設け、一方の回路に、他方の回路から所望設

と；一方の回路から送られる“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応する上記記憶手段内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”が送られた場合、上記データを消去したアドレスにデータを書き込むデータ書込手段とを設けたことを特徴とする。

本発明は、E<sup>2</sup> PROMと；入力ポートに入力される“連続アドレス読出コード”を識別するコード識別手段と；該“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスに対応するデータ、および該アドレスから連続するアドレスに対応するデータを、上記E<sup>2</sup> PROMから連続して出力させるデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする。

本発明は、E<sup>2</sup> PROMと；入力ポートに入力される“任意アドレス読出コード”を識別する

データを取り込んだとき、上記データ出力手段によるデータ出力を停止させる出力停止手段を設けたことを特徴とする回路間のデータ通信方法。

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段と；一方の回路から送られる“任意アドレス読出コード”を識別するコード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記記憶手段から出力させると同時に、別のアドレス信号を入力し得るデータ出力手段を設けたことを特徴とする。

本発明は、情報伝達を行うべき2つの回路を接続し、一方の回路からのアドレス信号に対応するアドレスデータを、他方の回路から該一方の回路へ向けて出力する回路間のデータ通信方法において、他方の回路に、データを記憶する記憶手段

コード識別手段と；上記“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを、上記E<sup>2</sup> PROMから出力させると同時に、別のアドレス信号を入力し得るデータ出力手段と；このデータ出力手段のデータ出力を停止する信号を受けるべき出力停止用ポートと；を備えたことを特徴とする。

本発明は、E<sup>2</sup> PROMと；入力ポートに入力される“消去コード”および“書込コード”を識別するコード識別手段と；上記“消去コード”に続くアドレス信号に基づき該アドレスに対応するE<sup>2</sup> PROM内のデータを消去するデータ消去手段と；該データの消去後、上記“書込コード”を受信したとき、上記データを消去したアドレスにデータを書き込むデータ書込手段と；を備えたことを特徴とする。

#### 「実施例の説明」

以下、図示実施例について本発明を説明する。

カメラには、メインマイコン1と、このマイコン1とデータ通信を行なうべきE<sup>2</sup> PROM 5が

搭載されている。これらメインマイコン1およびE<sup>2</sup> PROM5のハード構成を、第1図に示す。

メインマイコン1には、E<sup>2</sup> PROM5を中心とする回路2が複数の通信ラインにより接続されている。この回路2には、S I P Oシフトレジスタ3、カウンタ4、E<sup>2</sup> PROM5、デコーダ回路6、切換回路7、P I S Oシフトレジスタ8が内蔵されている。

S I P Oシフトレジスタ3とカウンタ4はアドレスバス9を介して接続されており、該S I P Oシフトレジスタ3とデコーダ回路6は、アドレスバス10を介して接続されている。デコーダ回路6と切換回路7は信号線11、13を介して接続され、かつ切換回路7とE<sup>2</sup> PROM5は信号線14を介して接続されている。また、切換回路7は信号線15を介してP I S Oシフトレジスタ8に接続されており、E<sup>2</sup> PROM5とP I S Oシフトレジスタ8はデータバス20を介して接続されている。

上記E<sup>2</sup> PROM5は、読み出し、書き込みが

し得る状態にモードを切換える。また切換回路7は、第2のコード入力時には、データをP I S Oシフトレジスタ8にてラッチするまで第1のコード入力時と同様に動作するが、このP I S Oシフトレジスタ8によるデータラッチ後は、再びアドレス入力に切り換える。これにより、現在のアドレスデータの出力と同時に、次なるアドレス信号が取り込まれる。したがって、第2のコード入力時は、任意のアドレス信号を続けて取り込んで、これらのアドレスに対応するデータを、出力すると同時に次のものをラッチして、繰り返し出力することができる。

P I S Oシフトレジスタ8は、切換回路7がアドレス信号をラッチした際、E<sup>2</sup> PROM5内のこの信号に対応するアドレスに書き込まれたデータをラッチし、そしてS Oからメインマイコン1へ出力する。

カウンタ4は、第1のコードの入力時、切換回路7に基づきP I S Oシフトレジスタ8が最初のアドレス信号に対応するデータをラッチしたと

可能なROMであり、回路内部に発生する電気信号により、書き込まれているデータを任意に消去することができる。

S I P Oシフトレジスタ3は、メインマイコン1からS Iを介して入力される8ビットのシリアルデータを、8ビットのバラレルデータに変換する。

デコーダ回路6は、「連続アドレス読出モード」を意味する第1のコード、「任意アドレス読出モード」を意味する第2のコード、「消去モード」を意味する第3のコード、「書き込みモード」を意味する第4のコードが入力されたとき、これをラッチする。そして、デコーダ回路6は、送られてくるデータの下位3ビットをチェックし、このチェックにより、第1～第4のコードを識別する。

切換回路7は、第1のコード入力時、メインマイコン1から送られるコードをデコーダ回路6がラッチした際、このコードに続く入力をアドレス信号に切り換え、さらに次のアドレス信号を入力

き、該アドレス信号をカウントアップし、以後、ダミーのデータが入力される度にアドレスをカウントアップして、第1のコード入力による「連続アドレス読出モード」を実現する。カウンタ4は、第2のコードの入力時には、カウントアップしない。

カメラの未使用時、メインマイコン1はクロックを停止したスタンバイ状態に入っている。この状態から例えば測光スイッチをONすると、メインマイコン1は割込みによって作動し始め、カメラボディ内の各I C、アクセサリには電源が供給され、例えば所望のデータをE<sup>2</sup> PROM5からメインマイコン1側に読み出すべく、シリアルデータ通信が行なわれる。

本発明に係るデータ通信には3通りのパターンがあるが、先ず、第3図により、第1のコード入力に基づく「連続アドレス読出モード」時の動作を説明する。

メインマイコン1から出力される $\overline{CE}$ が「ハ

イ”から“ロー”に立ち下げられると、これに基づき、 $\overline{S0}$ が出力イネーブルになる。そして $\overline{CE}$ の立ち下がり(h)の後、 $\overline{SCK}$ の8ビットに同期して第1のコードC<sub>1</sub>が8ビット分読み込まれ、その後のCLKの立ち下がりによってLEが立ち上がる。該立ち上がり(c)により $\overline{CLE}$ が立ち下がるため、#1が“ロー”から“ハイ”に立ち上げられ、第1のコードC<sub>1</sub>がラッチされる。この第1のコードC<sub>1</sub>の読み込みと同時に、S0からは、必要とされないダミーデータD<sub>1</sub>が $\overline{SCK}$ に同期して出力される。

そして、LEが立ち下げられた後に入力される $\overline{SCK}$ の8ビットに同期してアドレス信号A<sub>1</sub>が読み込まれ、該アドレス信号A<sub>1</sub>の8ビット分の読み込みが終了した時点で、LEには2発パルスが出力される。

この1発目の立ち上がり(d)により $\overline{ALE}$ が立ち下げられると共にアドレスがラッチされ、こ

$\overline{DLE}$ が立ち下がり(k)、アドレス信号A<sub>1</sub>で指定したアドレスの次なるアドレスに書き込まれているデータがラッチされる。

さらに、LEの立ち下がり(l)により $\overline{DLE}$ が立ち上がり(m)、2番目のアドレスをカウントアップする。そして、 $\overline{DLE}$ の立ち上がり(m)の後、S0からは $\overline{SCK}$ に同期して、2番目のデータAD<sub>2</sub>が出力される。この間もS1からはダミーデータD<sub>2</sub>が読み込まれている。

データAD<sub>2</sub>が $\overline{SCK}$ の8ビットに対応して出力された時点でLEが立ち上がり、該立ち上がり(n)により $\overline{DLE}$ が立ち下がり(o)3番目のデータをラッチし、LEの立ち下がり(p)により $\overline{DLE}$ が立ち上がり(g)、3番目のアドレスをカウントアップする。

この時点でメインマイコン1側が、必要なデータの取り込みを完了したと判断すると、 $\overline{CE}$ を“

れに続く立ち下り(e)により $\overline{ALE}$ が立ち上がり、カウンタ4をプリセットする。

また、2発目の立ち上がり(f)により $\overline{DLE}$ が立ち下がり(g)、アドレス信号A<sub>1</sub>に対応するE<sup>2</sup>PROM5内のデータをラッチする。そして、2発目の立ち下がり(h)により $\overline{DLE}$ が立ち上がり(i)、該立ち上がり(i)によりカウンタ4がカウントアップして、E<sup>2</sup>PROM5のアドレスを、次のアドレスに設定する。このときも、S0からはダミーデータD<sub>3</sub>が出力される。

$\overline{DLE}$ の立ち上がり(i)の後、 $\overline{SCK}$ の8ビットに同期して、アドレス信号A<sub>1</sub>で指定したアドレスに対応するデータAD<sub>3</sub>が、S0から出力される。同時に、S1からはダミーデータD<sub>3</sub>が $\overline{SCK}$ の8ビットに同期してE<sup>2</sup>PROM5側に読み込まれているが、ラッチはしない。

この8ビット出力が完了すると、LEが“ハイ”に立ち上がり、該立ち上がり(j)により

ロー”から“ハイ”に立ち上げ(r)、第1のコードC<sub>1</sub>による「連続アドレス読出モード」を終了する。したがって、ラッチされている3番目のデータの読み込みは行なわれない。

そして、デコード回路6は初期状態に戻され、その内容はすべて「0」にリセットされる。カウンタ4は、後述する「書込モード」に対応するため、3番目のアドレス信号をカウントした状態のまま保持される。

したがって、第1のコードC<sub>1</sub>がメインマイコン1からE<sup>2</sup>PROM5側に出力されると、モードは「連続アドレス読出モード」にされ、メインマイコン1が必要とするデータが、E<sup>2</sup>PROM5内の所望のアドレスから連続的に読み出される。

また、第4図により、第2のコード入力に基づく「任意アドレス読出モード」時の動作を説明する。

メインマイコン1から出力される $\overline{CE}$ が“ハ

イ”から“ロー”に立ち下げられる(イ)。すると、これに基づき、SOが出力イネーブルになる。

$\overline{CE}$ の立ち下がり(イ)後、 $\overline{SCK}$ の8ビットに同期して、第2のコードC<sub>2</sub>が8ビット分読み込まれ、その後のCLKの立ち下がり(ハ)でLEが立ち上がる。該立ち上がり(ハ)により $\overline{CLE}$ が立ち下がるため、#2が“ロー”から“ハイ”に立ち上げられ、第2のコードC<sub>2</sub>がラッチされる。

そして、LEが立ち下げられた後に入力される $\overline{SCK}$ の8ビットに同期してアドレス信号A<sub>2</sub>が読み込まれ、該アドレス信号A<sub>2</sub>の8ビット分の読み込みが終了した時点で、LEには2発パルスが出力される。

この1発目の立ち上がり(ニ)により $\overline{ALE}$ が立ち下がり(ホ)、アドレスがラッチされる。さらに、立ち上がり(ニ)に続く立ち下がり(ヘ)により $\overline{ALE}$ が立ち上がる(ト)。

また、2発目の立ち上がり(タ)により $\overline{DLE}$ が立ち下がり(レ)、アドレス信号A<sub>2</sub>に対応するE<sup>2</sup>PROM5内のアドレスデータをラッチする。そして、2発目の立ち上がり(タ)が立ち下がる際(ソ)、 $\overline{DLE}$ が立ち上がる(ツ)。

$\overline{DLE}$ の立ち上がり(ツ)の後、 $\overline{SCK}$ の8ビットに同期して、アドレス信号A<sub>2</sub>で指定したアドレスに対応するデータAD<sub>2</sub>が、SOから出力される。同時に、SIからはアドレス信号A<sub>2</sub>が $\overline{SCK}$ の8ビットに同期してE<sup>2</sup>PROM5側に読み込まれる。

データAD<sub>2</sub>の8ビット分の出力が完了すると、LEが立ち上がり、パルスが2発出力され、前回同様にしてアドレス信号A<sub>2</sub>に対応するアドレスデータを出力しようとする。しかし、2発目の立ち下がり(ト)で、メインマイコン1側が、必要なデータの取り込みを完了したと判断して、 $\overline{CE}$ を“ロー”から“ハイ”に立ち上げるため(ネ)。

また、2発目の“立ち上がり(チ)”により $\overline{DLE}$ が立ち下がり(リ)、アドレス信号A<sub>2</sub>に対応するE<sup>2</sup>PROM5内のアドレスをラッチする。そして、2発目の立ち上がり(チ)が立ち下がる際(ヌ)、 $\overline{DLE}$ が立ち上がる(ル)。

$\overline{DLE}$ の“立ち上がり(ル)”の後、 $\overline{SCK}$ の8ビットに同期して、アドレス信号A<sub>2</sub>で指定したアドレスに対応するデータAD<sub>2</sub>が、SOから出力される。同時に、SIからはアドレス信号A<sub>2</sub>が $\overline{SCK}$ の8ビットに同期してE<sup>2</sup>PROM5側に読み込まれる。

そして、データAD<sub>2</sub>の8ビット分の出力が完了すると、LEが立ち上がり、前回同様に2発のパルスが出力される。

この1発目の立ち上がり(ヲ)により $\overline{ALE}$ が立ち下がり(ワ)、アドレスがラッチされる。そして、1発目の立ち上がり(ヲ)に続く立ち下がり(カ)により $\overline{ALE}$ が立ち上がる(ヨ)。

第2のコードC<sub>2</sub>による「任意アドレス読出モード」は終了される。

したがって、ラッチされている3番目のアドレス信号A<sub>2</sub>に対応するアドレスデータの読み込みは行なわれない。そして、デコード回路6は初期状態に戻され、その内容はすべて「0」にリセットされる。

さらに、第5図により、第3、第4のコード入力に基づく「消去、書込モード」時の動作を説明する。

メインマイコン1から出力する $\overline{CE}$ が立ち下げられた後(エ)、 $\overline{SCK}$ の8ビットに同期して、第3のコードC<sub>3</sub>がSIからE<sup>2</sup>PROM5側に読み込まれる。

第3のコードC<sub>3</sub>が8ビット分読み込まれたとき、LEが立ち上がる(イ)。該立ち上がり(イ)により $\overline{CLE}$ が立ち下がるため、#3が“ロー”から“ハイ”に立ち上がり、第3のコードC<sub>3</sub>がラッチされる。

そして、 $\overline{LE}$ が立ち下がった後に入力される $\overline{SCK}$ の8ビットに同期してアドレス信号 $A_n$ が読み込まれ、該アドレス信号 $A_n$ の8ビット分の読み込みが終了した時点で、 $\overline{LE}$ には2発パルスが出力される。この1発目の立ち上がり(H)により $\overline{ALE}$ が立ち下げられると共にアドレスがラッチされ、これに続く立ち下り(L)により $\overline{ALE}$ が立ち上がる。

2発目の立ち上がり(J)により $\overline{DLE}$ が立ち下がる(K)。そして、2発目の立ち下がり(L)により $\overline{DLE}$ が立ち上がり、このアドレスの消去を開始される。

$\overline{DLE}$ の立ち上がり(M)の後、消去に必要な所定の時間後に $\overline{CE}$ を立ち上げて(N)、第3のコードによる「消去モード」を終了する。

$\overline{CE}$ の立ち下がり(O)に続き、 $\overline{SCK}$ に出力される8ビットに同期して、「書込モード」を示す

第4のコードC<sub>4</sub>がSIからE<sup>2</sup> PROM 5側に読み込まれる。

$\overline{SCK}$ に同期して、第4のコードが入力されると $\overline{LE}$ が立ち上がり(P)、該立ち上がり(P)により $\overline{CLE}$ が立ち下がりコードをラッチし、さらに、 $\overline{LE}$ の立ち下がり(Q)に対応して $\overline{CLE}$ が立ち上がる。

そして、 $\overline{SCK}$ の8ビットに同期して、書き込むべきデータが読み込まれ、「消去モード」時に $\overline{ALE}$ によりラッチされていたアドレス信号 $A_n$ に対応するアドレスに、該データの書き込みが始まる。さらに、書き込みに必要な所定時間後に $\overline{CE}$ を立ち上げるにより(R)、第4のコードの「書込モード」は終了される。

したがって、第3のコードC<sub>3</sub>がメインマイコン1からE<sup>2</sup> PROM 5側に出力されると、モードは「消去モード」にされて、所定アドレスのデータが消去され、その後、第4コードC<sub>4</sub>が入

力されることにより「書込モード」にされ、データを消去した該所定アドレスに新たなデータが書き込まれる。

#### 「発明の効果」

以上説明したように、本発明によれば、“連続アドレス読出コード”に続くアドレス信号に基づき、該アドレスおよび該アドレスから連続するアドレスに対応するデータを連続して出力することができるので、所望のデータ群の最初のアドレスを指定するだけで、データを、必要なだけ迅速に読み出すことができる。

また、“任意アドレス読出コード”に続くアドレス信号に基づきそれぞれのアドレス信号に対応するデータを出力すると同時に、別の任意のアドレスを入力することができるので、互いに離れたアドレスに書き込まれているデータを、ランダムにかつ迅速に読み出すことができる。

さらに、“消去コード”に基づくデータの消去後、“書込コード”に基づき該データを消去したアドレスにデータを書き込むことができるので、

データ書き込みを短時間で効率良く行なうことができ、アドレス使用時の無駄をなくすることができる。

#### 4. 図面の簡単な説明

第1図は本発明のデータ通信方法に係るハード構成を概略的に示すブロック図、第2図は該ハード構成を示す等価回路図、第3図は「連続アドレス読出モード」時の各出力のタイミングを示すタイミングチャート、第4図は「任意アドレス読出モード」時の各出力のタイミングを示すタイミングチャート、第5図は「消去、書込モード」時の各出力のタイミングを示すタイミングチャートである。

1…メインマイコン、

A<sub>0</sub>、A<sub>1</sub>、A<sub>2</sub>、A<sub>3</sub>、A<sub>4</sub>…アドレス信号、

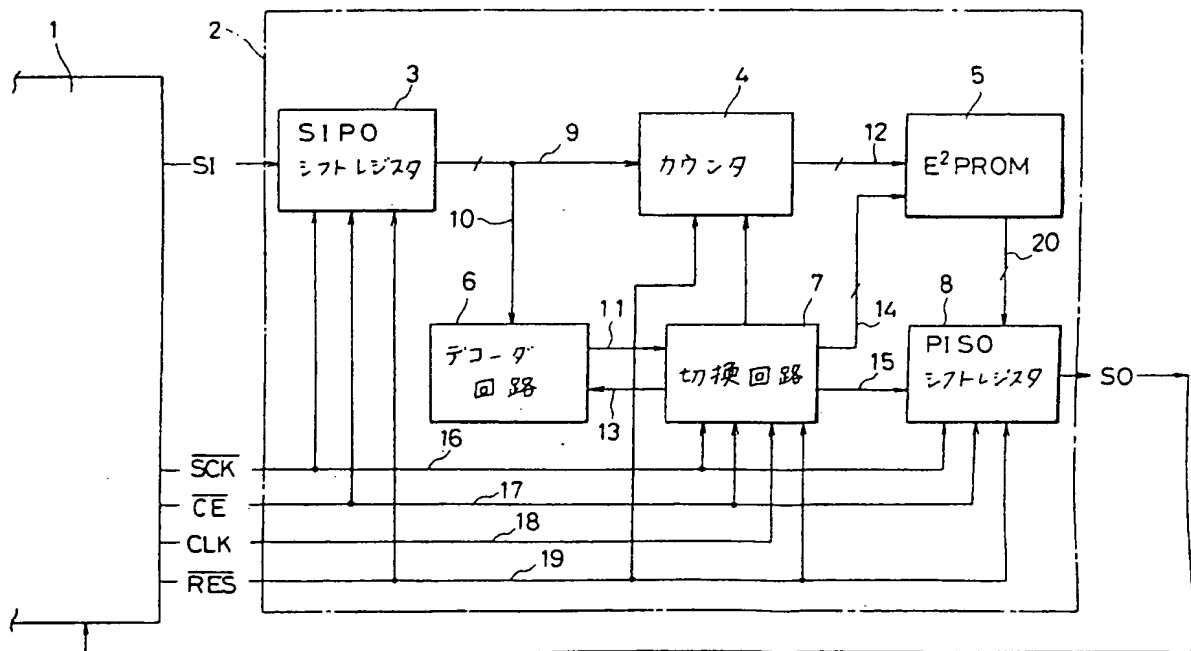
AD<sub>0</sub>、AD<sub>1</sub>、AD<sub>2</sub>、AD<sub>3</sub>…データ、

5…E<sup>2</sup> PROM、6…デコーダ回路、

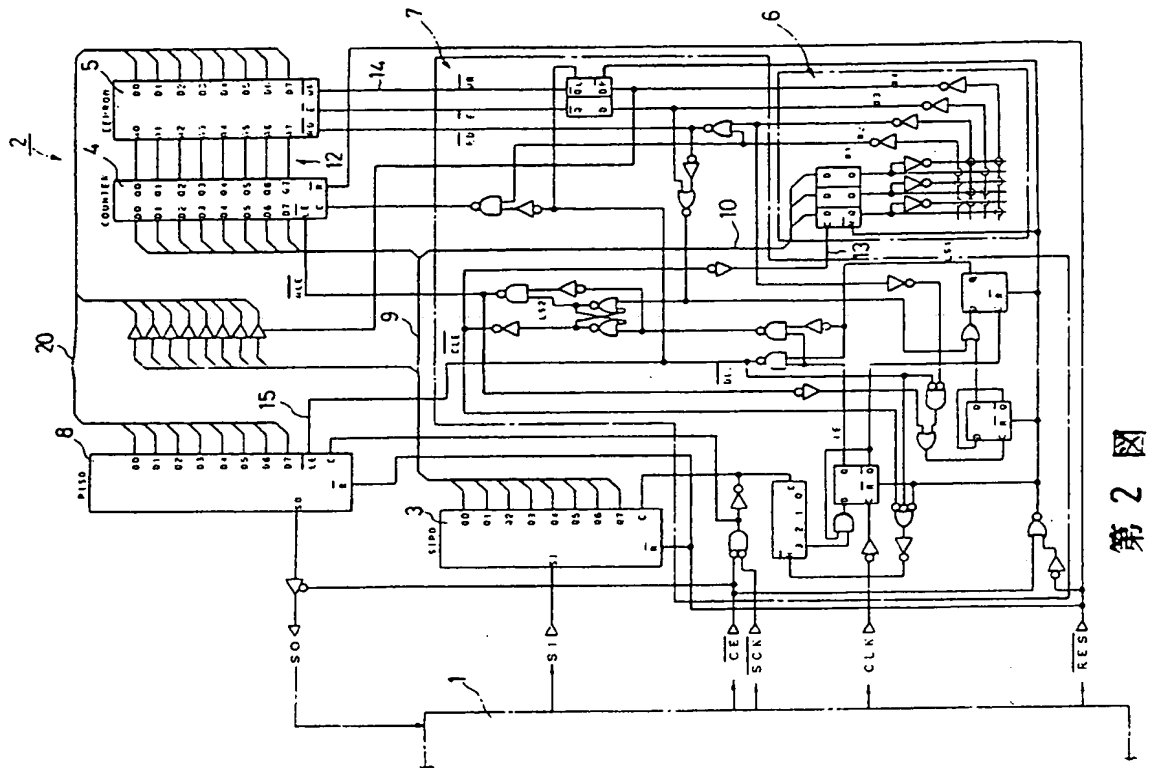
8…PISOシフトレジスタ、

- C<sub>1</sub> ... 第1のコード(連続アドレス読出コード)、  
 C<sub>2</sub> ... 第2のコード(任意アドレス読出コード)、  
 C<sub>3</sub> ... 第3のコード(消去コード)、  
 C<sub>4</sub> ... 第4のコード(書込コード)。

特許出願人 旭光学工業株式会社  
 同 代理人 三浦 邦夫

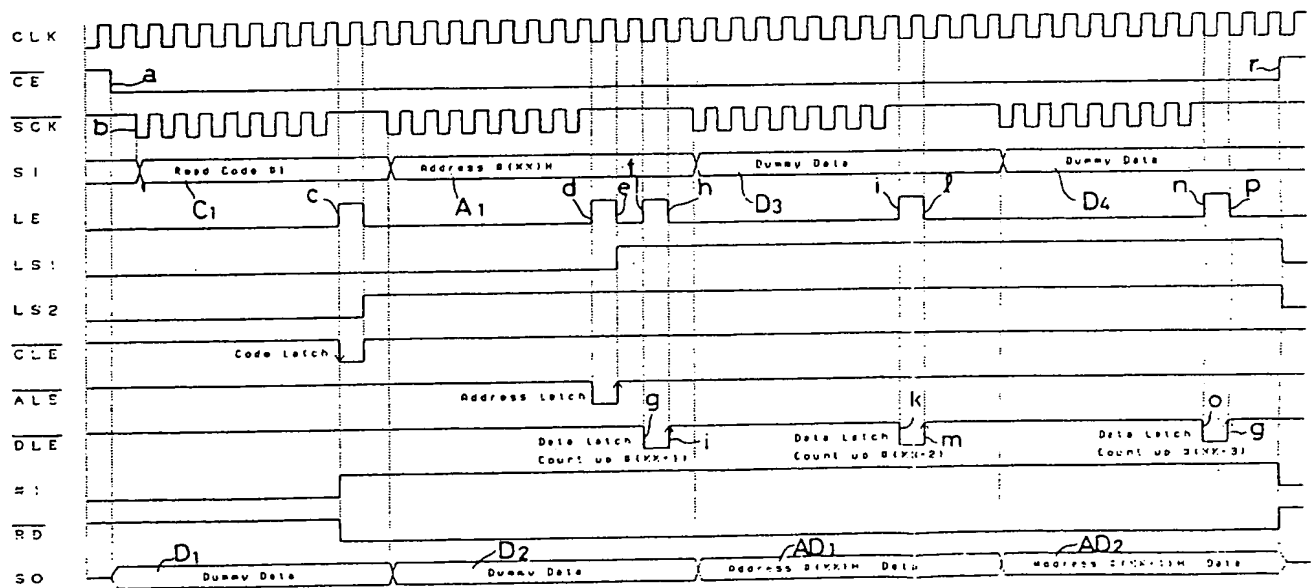


第 1 図



第2図

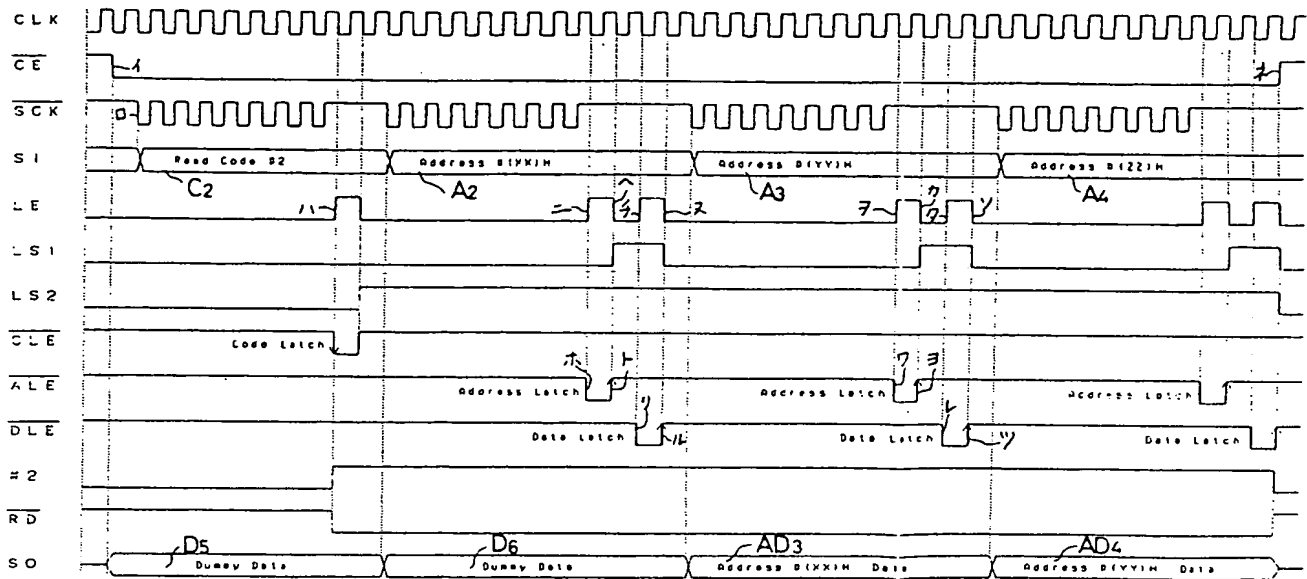
連続アドレス読出モード タイミング・チャート



第3図

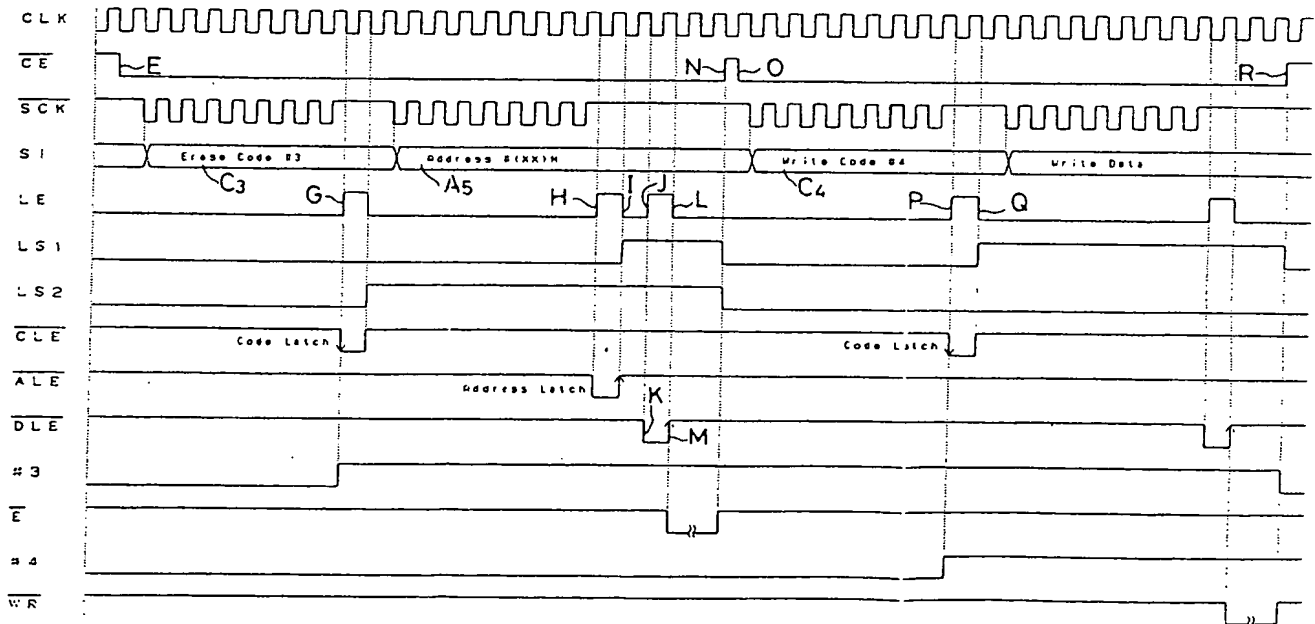


任意アドレス読 出 モード タイミング・チャート



第 4 図

書 込 モード タイミング・チャート



第 5 図

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☐ BLACK BORDERS

☒ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

☒ FADED TEXT OR DRAWING

☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING

☐ SKEWED/SLANTED IMAGES

☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS

☐ GRAY SCALE DOCUMENTS

☐ LINES OR MARKS ON ORIGINAL DOCUMENT

☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**